

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

⑨ 日本国特許庁 (JP)
⑩ 公開特許公報 (A)

⑪ 特許出願公開
昭55-86186

⑫ Int. Cl.³
H 05 K 1/18
3/34

識別記号

庁内整理番号
6370-5F
6370-5F

⑬ 公開 昭和55年(1980)6月28日

発明の数 2
審査請求 未請求

(全 4 頁)

⑭ 電子部品とその実装法

⑮ 特 願 昭53-158547
⑯ 出 願 昭53(1978)12月25日
⑰ 発 明 者 榊重雄
高崎市西横手町111番地株式会
社日立製作所高崎工場内
⑱ 発 明 者 市来正浩
高崎市西横手町111番地株式会

社日立製作所高崎工場内
⑲ 発 明 者 伊藤護
高崎市西横手町111番地株式会
社日立製作所高崎工場内
⑳ 出 願 人 株式会社日立製作所
東京都千代田区丸の内1丁目5
番1号
㉑ 代 理 人 弁理士 薄田利幸

明 細 書

発明の名称 電子部品とその実装法
特許請求の範囲

1. 本体側面より複数のリードを導出する電子部品において、上記本体の底面の一部は上記リードの先端部が接する実装用基面との間に所定の間隙をつくる面を有するとともに、底面の他部は上記実装用基面と一致する突出した平面を有することを特徴とする電子部品。
2. 実装用配線基板の所定部位に粘着剤を選択的に塗布し、本体底部が平坦な凹部及び凸部からなり、本体側面に複数のリードを導出する電子部品を上記凹部を上記粘着剤塗布部位に位置せしめて本体を仮装著し、しかる後、各リードを基板の配線に対しソルダにより接続することを特徴とする電子部品の実装法。

発明の詳細な説明

この発明は小型電子部品、特に樹脂モールド・トランジスタの配線基板への実装技術に関する。
小型の樹脂封止トランジスタのプリント基板へ

の実装技術としてはトランジスタを適正な位置決め状態で配線に接続するために仮装著・ソルダ方式が簡便であり広く利用されている。

この方式は第1図(a)に示すようにプリント基板1上にあらかじめ粘着剤2をボンディングや印刷等により塗布し、同図(b)に示すようにその上にトランジスタの樹脂本体3を半固定させその際にリード4を基板の配線3上に接触させておき、次に何に過すことにより同図(c)に示すようにリードにあらかじめ被覆したはんだ6によりトランジスタをプリント配線に接続して実装するものである。しかしこの方式には下記するような問題点がある。

プリント配線の絶縁基板を構成するセラミック又は樹脂の基板平面にすべての接続端子(リード)を同時にはんだ等で取付けるトランジスタ等の電子部品は第1図(c)に示すように、取付後基板と封止樹脂体等の絶縁物ケースの底面との間に前記粘着剤を炉中で焼失させたことによる空隙7が生じる。この空隙は前記したように電子部品を基板に仮装著する場合の粘着剤を塗布するための接着シ

(1)

-391-

(2)

ロとして使用されている。しかし半導体動作時の熱放散を考慮した場合、絶縁物ケースから基板への熱放散がこの空間により著しく阻害される。最近電子回路の高集積化の要求から一層強く求められ、出力低下を伴わない外形の小形化が必要である。そのためいかにして熱放散を良くするかが課題である。

本発明は上記した従来技術の問題を解決するべくなされたもので、その目的は樹脂体のとき絶縁物ケースの底面を基板面に密に接着させることで熱放散性を良くした電子部品と、その実装法を提供することにある。

上記目的を達成するため本発明の一つの構成は第2図(a)を参照し本体3側面より複数のリード4を導出する電子部品において、本体の底面の一部は上記リードの先端部が接する実装用基面X-X'との間に所定の間隙8をつくる面8を有するとともに、底面の他部は上記実装用基面X-X'と一致する突出した平面9を有することを特徴とする。

本発明の他の一つの構成は上に述べた電子部品

(3)

としてハイブリッドIC製造プロセスによつて行ない、半導体素子仮付け→リードのはんだ付→基板の洗浄の工程による場合について説明したが、本発明による電子部品は粘着剤、接着剤を使用しないではんだコテを使用するソルダ工程のみで基板に装着する場合においても同様の効果を期待できる。

本発明による電子部品自体については実施例で述べた樹脂封止型トランジスタ以外にエポキシ封止型、セラミックパッケージ封止型の半導体装置(トランジスタ、ダイオード、IC)、コンデンサ、抵抗等を含む電子部品に適用することができる。さらに本発明は第2図で示した形状の電子部品以外に側面方向にリードを導出する電子部品、例えば、第3図(a)~(c)、第4図、第5図(a)~(c)、第6図(a)~(d)にそれぞれ示した各種形状の電子部品についても同様に応用できるものである。

図面の簡単な説明

第1図(a)~(c)は従来の電子部品とその配線基板への実装形態を示す一部断面正面図である。第2

(5)

の配線基板への実装法であつて、第2図(a)~(d)を参照し、(a)実装用の配線基板1において上記電子部品本体を取付けるべき一部位に粘着剤10を選択的に塗布し、(b)前記電子部品の本体底部の平坦凹部8を上記粘着剤塗布部位に位置せしめ、自然放置又はベーキングを行なつて本体を基板に仮装着し、(c)しかるのち各リード4を基板の配線5に対しはんだ11により接続させることを特徴とする。

以上実施例によつて述べた本発明によれば、電子部品本体と配線基板面との間では粘着剤が本体底面の一部において使用され、基板洗浄後は第2図(c)のように一部においてのみ空隙が存在し、平坦な突出底部で基板に密着した状態で固定されるため、熱放散の効果が大幅に改善される。例えば電子部品として縦:3mm、横:1.5mm、高さ:1mmの小型の樹脂封止型トランジスタに適用した場合、最大コレクタ損失を180mWから280mWに改善することが実験により確認された。

なお、上記の本発明による電子部品実装法の例

(4)

(a)~(c)

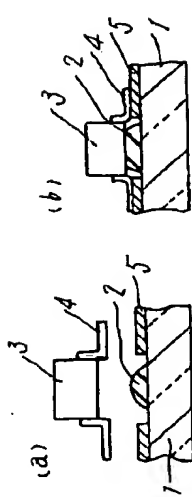
図は本発明による電子部品とその配線基板への実装形態を示す一部断面正面図である。第3図乃至第6図は本発明による電子部品の他の実施形態を示し、第3図及び第5図において(a)は平面図、(b)は右側面図、(c)は正面図、(d)は底面図、(e)は左側面図、(f)は斜断面図をそれぞれあらわし、第4図は斜断面図をあらわし、第6図において(a)は平面図、(b)は正面図、(c)は底面図、(d)は斜断面図をそれぞれあらわす。

1・・・絶縁基板、2・・・粘着剤、3・・・電子部品本体、4・・・リード、5・・・配線、6・・・はんだ、7・・・空隙、8・・・底面凹部、9・・・底面凸部、10・・・粘着剤、11・・・はんだ。

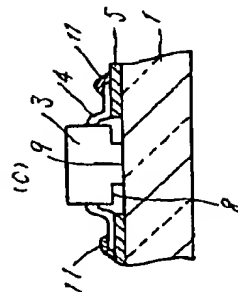
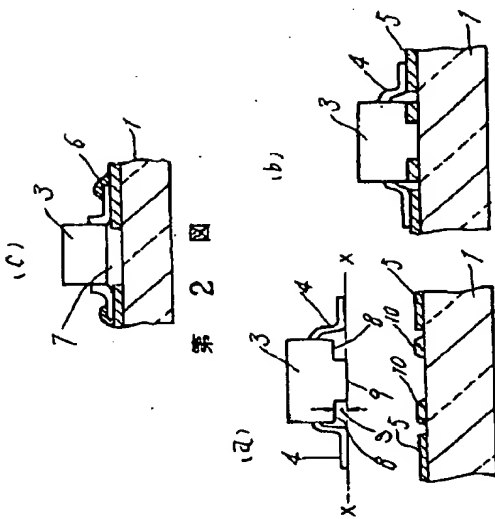
代理人 弁理士 樽 田 利 幸

(6)

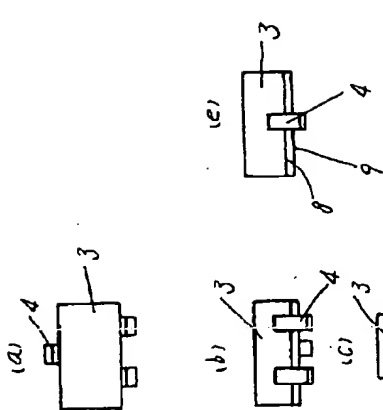
第 1 图



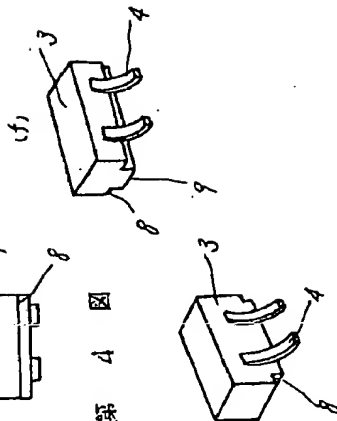
第 2 图



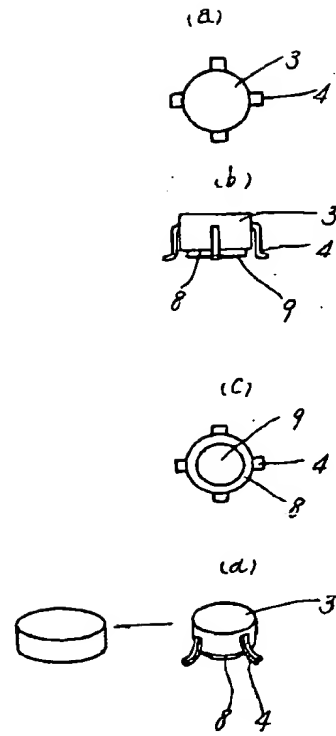
第 3 图



第 4 图



第 6 圖



第 5 圖

